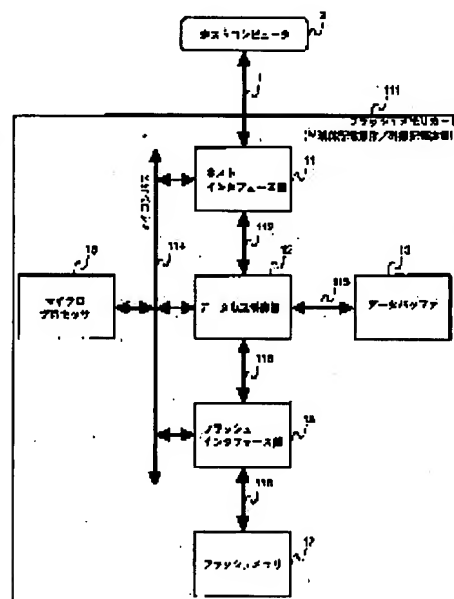


- 4 -

(51)Int.Cl.

(72)Inventor : TAMURA TAKAYUKI
KITAHARA JUN
OWADA TORU
SAWAMURA SHINICHI
ASAHI TAKESHI
MIZUSHIMA EIGA
TOTSUKA TAKASHI
AKAO YASUSHI

SOLUTION: The inside of a flash memory 17 is divided into an ordinary area not to be protected by a password or the like and a protection area to be protected by the password. According to a command from a host computer 2, a microprocessor 16 limits access to the ordinary area and the protection area. Besides, the protection area can be accessed after passing a certification based on the password. Further, by having information showing the position of the protection area and permitting a change due to the host computer 2, the protection area can be dynamically changed.



[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-51904

(P2001-51904A)

(43)公開日 平成13年2月23日(2001.2.23)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 6 F 12/14	3 2 0	G 0 6 F 12/14	3 2 0 C 5 B 0 1 7
G 0 6 K 17/00		G 0 6 K 17/00	E 5 B 0 2 5
19/073		G 0 6 F 12/00	5 4 2 M 5 B 0 3 5
G 1 1 C 16/02		G 0 6 K 19/00	P 5 B 0 5 8
16/06		G 1 1 C 17/00	6 0 1 P 5 B 0 8 2

審査請求 未請求 請求項の数5 OL (全 23 頁) 最終頁に続く

(21)出願番号 特願平11-227209

(22)出願日 平成11年8月11日(1999.8.11)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 田村 隆之

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72)発明者 北原 潤

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(74)代理人 100075096

弁理士 作田 康夫

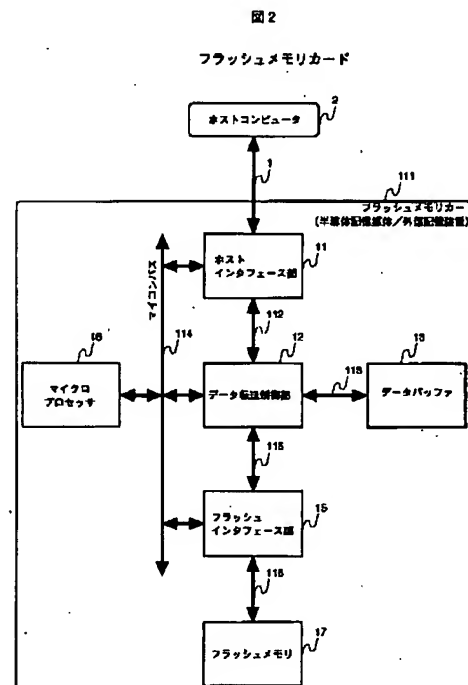
最終頁に続く

(54)【発明の名称】 不揮発性半導体メモリを用いた外部記憶装置

(57)【要約】

【課題】フラッシュメモリなどの不揮発性半導体メモリを用いた外部記憶装置において、ユーザデータを格納する領域を複数設け、ホストコンピュータからのユーザデータに対するアクセス制限を行う。また、アクセス制限を行う領域を動的に変更することで、ホストコンピュータによる外部記憶装置の使い勝手向上を図る。

【解決手段】フラッシュメモリ17に内部をパスワードなどで保護されない通常領域とパスワードで保護される保護領域に区別する。マイクロプロセッサ16は、ホストコンピュータ2からのコマンドによって、通常領域と保護領域のアクセス制限を行う。また、保護領域に対しては、パスワードによる認証をパスした後にアクセス可能となる。さらに、保護領域の位置を示す情報を持ち、ホストコンピュータ2による変更を可能とすることで、保護領域を動的に変更可能とする。



【特許請求の範囲】

【請求項1】ホストコンピュータに接続可能な外部記憶装置は、

前記ホストコンピュータが書き込むセクタデータを格納するために消去動作を行う不揮発性半導体メモリと、前記ホストコンピュータとの接続手段と、前記不揮発性半導体メモリの制御手段と、前記ホストコンピュータによるセクタデータの読み出しおよび書き込みにおいて一時的に使用されるデータバッファを有し、

前記不揮発性半導体メモリは、二つ以上の複数の領域を有し、

前記不揮発性半導体メモリのそれぞれの領域は、前記ホストコンピュータによる複数の異なるコマンドに用いて読み出し、書き込み、又は消去を行うことを特徴とする不揮発性半導体メモリを用いた外部記憶装置。

【請求項2】前記外部記憶装置は、前記不揮発性半導体メモリ内の二つ以上の複数の領域を表す情報を有し、前記ホストコンピュータの指示によって、前記不揮発性半導体メモリ内の二つ以上の複数の領域を示す情報を書き換える手段を有することで、前記不揮発性半導体メモリの二つ以上の複数の領域を動的に変更することを特徴とする請求項1記載の不揮発性半導体メモリを用いた外部記憶装置。

【請求項3】ホストコンピュータに接続可能な外部記憶装置は、

前記ホストコンピュータが書き込むセクタデータを格納するために消去動作を行う不揮発性半導体メモリと、前記ホストコンピュータとの接続手段と、前記不揮発性半導体メモリの制御手段と、該ホストコンピュータによるセクタデータの読み出しおよび書き込みにおいて一時的に使用されるデータバッファを有し、

前記不揮発性半導体メモリは、二つ以上の複数の領域を有し、

前記不揮発性半導体メモリ内のユーザデータの領域は、保護されたユーザデータ領域と保護されていないユーザデータ領域を有し、

前記保護されたユーザデータの領域をアクセスするための認証手段を有し、前記ホストコンピュータが前記保護されたユーザデータの領域をアクセスする場合には、前記認証手段において認証を行うことを特徴とする不揮発性半導体メモリを用いた外部記憶装置。

【請求項4】ホストコンピュータに接続可能な外部記憶装置は、

前記ホストコンピュータが書き込むセクタデータを格納するために消去動作を行う不揮発性半導体メモリと、前記ホストコンピュータとの接続手段と、前記不揮発性半導体メモリの制御手段と、前記ホストコンピュータによるセクタデータの読み出しおよび書き込みにおいて一時的に使用されるデータバッファを有し、

前記不揮発性半導体メモリは、前記ホストコンピュータ

のユーザデータを格納する領域と、前記不揮発性半導体メモリ内の不良ブロックを登録する領域と、外部記憶装置の個別情報を格納する領域と、前記不揮発性半導体メモリの不良ブロックを代替するための領域を有し、

前記不揮発性半導体メモリ内のユーザデータの領域は、保護されたユーザデータ領域と保護されていないユーザデータ領域を有し、

前記不揮発性半導体メモリの外部記憶装置の個別情報を格納する領域には、前記保護されたユーザデータ領域の場所が格納されており、

前記ホストコンピュータの指示によって、前記不揮発性半導体メモリ内の前記保護されたユーザデータ領域の場所を書き換える手段を有することで、前記不揮発性半導体メモリの前記保護されたユーザデータ領域を動的に変更し、

前記保護されたユーザデータの領域をアクセスするための認証手段を有し、

前記ホストコンピュータが、前記保護されたユーザデータの領域をアクセスする場合には、前記認証手段において認証を行うことを特徴とする不揮発性半導体メモリを用いた外部記憶装置。

【請求項5】ホストコンピュータに接続可能な外部記憶装置は、

前記ホストコンピュータが書き込むセクタデータを格納するために消去動作を行う不揮発性半導体メモリと、前記ホストコンピュータとの接続手段と、前記不揮発性半導体メモリの制御手段と、前記ホストコンピュータによるセクタデータの読み出しおよび書き込みにおいて一時的に使用されるデータバッファを有し、

前記不揮発性半導体メモリは、二つ以上の複数の領域に分割されており、

前記ホストコンピュータとの接続手段は、起動時にホストコンピュータの種類を認識する手段が設けられており、

ホストコンピュータの種類に応じて、前記不揮発性半導体メモリ内の複数の領域に対しアクセス制御を行うことを特徴とする不揮発性半導体メモリを用いた外部記憶装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は不揮発性半導体メモリを用いた外部記憶装置に係わり、特に不揮発性半導体メモリのアクセス制御に関する。

【0002】

【従来の技術】不揮発性半導体メモリを用いた外部記憶装置として、フラッシュメモリを用いた外部記憶装置がある。フラッシュメモリを用いた外部記憶装置の従来例として、特開平5-27924に示される「半導体メモリを用いた外部記憶システム及びその制御方法」がある。従来のフラッシュメモリを用いた外部記憶装置で

は、ホストコンピュータによるライトコマンドによって、フラッシュメモリのユーザがアクセス可能な領域（以下、ユーザデータ領域と呼ぶ）に対して、セクタデータの書き込みを行っている。また、ホストコンピュータによるリードコマンドによって、ユーザデータ領域に格納されているセクタデータを読み出している。これらのセクタデータの書き込みおよび読み出しは、ユーザデータ領域の全体に対して行われる。

【0003】また、「ANSI X3.279-1996 AT Attachment Interface with Extensions」の規格では、セキュリティ機能によって、パスワードによるユーザデータのアクセスに対する制限を行っている。

【0004】

【発明が解決しようとする課題】上記従来技術は、ユーザデータ領域の全体に対するアクセスを提供しており、ユーザデータ領域に格納されている個々のセクタデータに対するアクセスを制限していない。また、ユーザデータ領域の保護に関しては、ユーザデータ領域全体に対する保護のみを提供しており、ユーザデータ領域内の指定された領域に対する保護について配慮がなされていない。

【0005】ユーザデータ領域内の指定された領域に対する保護が行えない場合、外部記憶装置を使用するホストコンピュータにおいて、すべてのユーザデータ領域を保護するか、もしくは保護しないことになり、使い勝手が悪くなる問題がある。また、すべてのユーザデータ領域を保護する場合には、ホストコンピュータにおけるユーザデータの保護方式に対して制限となり、自由度の高いホストコンピュータと外部記憶装置のシステム設計に対して問題となる。

【0006】本発明は、外部記憶装置におけるホストコンピュータによる指定されたユーザデータ領域に対するデータ保護を行うことを目的としている。さらに、ユーザデータ領域における指定された領域の保護機能を提供することを目的とする。

【0007】本発明の他の目的は、ユーザデータ領域の保護を行うユーザデータ領域と保護を行わないユーザデータ領域を動的に切り替えることで、ホストコンピュータにおける外部記憶装置を使用するときの使い勝手を向上させることである。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明の外部記憶装置は、不揮発性半導体メモリ内のユーザデータ領域を二つ以上の複数の領域に分割する。外部記憶装置は、ホストコンピュータによる分割されたユーザデータ領域に対する読み出し、書き込みそして消去を行うコマンドに対して、異なるコマンドを割り付ける。これにより、外部記憶装置は、ホストコンピュータによる不揮発性半導体メモリの複数の領域に対する

アクセスを、ホストコンピュータが発行するコマンドに従って制御することができる。

【0009】また、外部記憶装置にパスワードによる認証手段を設ける。この認証手段を用いることにより、不揮発性半導体メモリの二つ以上の複数の領域に分割された領域を、認証手段で保護された領域保護領域と保護されていない領域とする。ホストコンピュータは、保護されていない領域を認証手段を経ずに通常にアクセスできるので、この保護されていない領域を通常領域と呼ぶ。保護領域と通常領域を設けることで、ホストコンピュータによるユーザデータ領域内のアクセス制限を行うことができる。これにより、ユーザデータ領域における指定された領域の保護機能を提供することが可能となる。

【0010】さらに、保護領域を固定せずに、保護領域情報を外部記憶装置内に格納し、またホストコンピュータによる書き換えを可能とすることで、保護領域と通常領域の大きさを動的に変更することが可能となる。保護領域の大きさをホストコンピュータにより任意に変更できることにより、ホストコンピュータにおける外部記憶装置を使用するときの使い勝手を向上させることができる。

【0011】

【発明の実施の形態】以下、本発明に係る不揮発性半導体メモリを用いた外部記憶装置の実施例について説明する。

【0012】まず、本発明の外部記憶装置を適応するシステムの概要を図1を用いて説明する。

【0013】図1に示すシステムは、情報を生成する情報生成者および情報生成装置101と、転送手段102を介して接続された情報配信装置103と、情報配信装置103と通信回線104で接続された少なくとも1台の専用端末105と、少なくとも1個の半導体記憶媒体110と、少なくとも1台の情報再生装置109からなる。

【0014】専用端末105以外に、通信回線104に接続可能な、半導体記憶媒体アクセス手段107を備えた、パーソナルコンピュータ等の汎用情報処理装置106と、情報再生装置108が存在しても良い。

【0015】情報は、情報生成者および情報生成装置101で生成され、情報配信装置103内に格納される。この時の情報の転送には、通信回線を用いても良いし、フロッピー（登録商標）ディスク等の磁気記憶媒体を介して、転送されても良い。情報配信装置103は、同装置に格納された情報を、専用端末105、汎用情報処理装置106、情報再生装置108からの要求に応じて加工し、または補助情報を付加し、通信回線104を介して転送する。

【0016】情報を転送された専用端末105、汎用情報処理装置106、情報再生装置108は、接続されている半導体記憶媒体110に情報を転送する。専用端末

105は、複数の情報を蓄積しておき、専用端末105で情報の加工および補助情報の付加の処理を行っても良い。汎用情報処理装置106、情報再生装置108は、情報配信装置103から転送された情報を基本的にそのまま半導体記憶媒体に転送する。このとき、情報配信装置103と専用端末105間、専用端末105と半導体記憶媒体110間、情報配信装置103と半導体記憶媒体110間ではそれぞれを認識し正当性を判断する情報交換を行う。

【0017】加工または補助情報を付加された配信情報を格納した半導体記憶媒体110は、情報再生装置109に接続され、情報再生装置109からの要求に応じて、格納してある情報を転送する。このとき、半導体記憶媒体110と、情報再生装置109とを認識し正当性を判断する情報交換を行う。

【0018】図2に、本発明の一実施例である外部記憶装置の構成をコンピュータの外部記憶装置への適用を例に示す。図2は、本発明の一実施例である外部記憶装置111がホストコンピュータ2に接続されている場合を示している。

【0019】外部記憶装置111は、図1における半導体記憶媒体110として使用することができる。また、外部記憶装置111は、不揮発性半導体メモリとしてフラッシュメモリを用いていることからフラッシュメモリカードとも呼ばれる。以下、外部記憶装置1をフラッシュメモリカード1と称する。

【0020】ホストコンピュータ2は、主に、図1における専用端末105、半導体記憶媒体アクセス手段107を介した汎用情報処理装置106、そして情報再生装置108または109である。また、ホストコンピュータ2は、図1に示すもの以外にも、外部記憶装置が必要なパーソナルコンピュータやデジタルスチルカメラでも良く、特に限定はない。

【0021】以下、外部記憶装置であるフラッシュメモリカード111は、ホストコンピュータ2が書き込むセクタデータを格納するものとして説明する。パーソナルコンピュータの外部記憶装置では、セクタデータは512バイトまたは1024バイトのデータであり、ホストコンピュータ2から8ビットまたは16ビット単位に転送される。また、デジタルスチルカメラや専用端末105、半導体記憶媒体アクセス手段107を介した汎用情報処理装置106、そして情報再生装置108または109では、セクタデータの大きさや転送形態は様々であり、特に指定しない。

【0022】図2において、フラッシュメモリカード111は、PCMCIAバス1を介してホストコンピュータ2からのコマンドの受け付けやセクタデータの授受を行う。図2では、PCMCIAインタフェースに準拠したPCMCIAバス1を例に説明する。PCMCIAバスの他に、IDE (ATA) インタフェースやSCSI

インタフェースなど様々なインタフェースがあり、外部記憶装置を必要とするホストコンピュータ2との間のプロトコルの取り決めを有するものであれば特に限定はない。

【0023】フラッシュメモリカード111は、ホストコンピュータ2とのインタフェースを司るホストインタフェース部11、ホストコンピュータ2とデータバッファ13、およびデータバッファ13とフラッシュメモリ17の間のセクタデータ転送を制御するデータ転送制御部12、フラッシュメモリカード111とホストコンピュータ2との間でセクタデータの授受を行うときに、セクタデータを一時的に格納するデータバッファ13、フラッシュメモリ17とのインタフェースを司るフラッシュインタフェース17、マイクロプロセッサ16、そしてホストコンピュータ2が書き込むセクタデータを格納するためのフラッシュメモリ17から構成される。

【0024】図2に示すように、フラッシュメモリカード111内において、ホストインタフェース部11、データ転送制御部12、データバッファ13、フラッシュインタフェース部15、マイクロプロセッサ16、そしてフラッシュメモリ17は、それぞれバス112、データバッファバス113、マイクロプロセッサバス114、バス115、そしてフラッシュバス116によって接続されている。

【0025】ここで、図2のフラッシュメモリカード111では、一個のフラッシュメモリ17を用いた場合を示しているが、フラッシュメモリの個数は特に限定はない。

【0026】ホストインタフェース部11は、PCMCIAインタフェースに準拠した動作を行う。また、ホストコンピュータ2が設定するセクタデータの論理アドレス、アクセスするセクタ数を記憶するレジスタを内蔵する。これらのレジスタは他の目的でも使用されることがある。さらに、ホストコンピュータ2が発行するコマンドによって、マイクロプロセッサ16に対する割り込みを生成する。

【0027】データ転送制御部12はマイクロプロセッサに指示に従って動作する。データバッファ13は、セクタ管理テーブルを一時的に記憶するためのバッファメモリとしても使用される。

【0028】フラッシュインタフェース部15は、マイクロプロセッサ16の指示に従って動作する。

【0029】マイクロプロセッサ16は、ホストコンピュータ2が書き込むコマンドの解析やそのコマンドに対する処理を制御する。また、ホストコンピュータ2が書き込むセクタデータの管理を行う。

【0030】フラッシュメモリ17は、ホストコンピュータ2が書き込むセクタデータ以外に、フラッシュメモリ17内の不良ブロックを管理するための情報や、フラッシュメモリカード111の各種情報を格納する。

【0031】ここで、フラッシュメモリ17の構成を図を用いて説明する。図3は、フラッシュメモリ17内の構成を示している。フラッシュメモリ17は、ホストコンピュータ2が書き込んだセクタデータを格納するユーザデータ領域171、フラッシュメモリ17の不良ブロックを代替するための代替領域172、フラッシュメモリカード111の各種情報を格納するカード管理データ領域173、そしてフラッシュメモリ17内の不良ブロック管理情報を格納している不良ブロック管理領域174から構成されている。

【0032】ユーザデータ領域171は、通常領域1711と保護領域1712に区別される。ユーザデータ領域171のデータ部には、ホストコンピュータ2が書き込むセクタデータが格納される。また、ユーザデータ領域171の管理部は、データ部のそれぞれが不良または良ブロックであることを示す情報などの管理情報が格納されている。

【0033】カード管理データ領域173は、フラッシュメモリカード111で使用可能な容量などの従来の外部記憶装置が一般的に持っている情報の他に、ホストコンピュータ2からの認証を行う場合に必要になるパスワードを格納するパスワード格納部1731と、フラッシュメモリ17内の保護領域1712の先頭アドレスを示す保護領域先頭アドレス格納部1732から構成される。また、パスワード格納部1731には、パスワードが格納されているかどうかを示すフラグも含まれている。

【0034】また、ホストインタフェース部11のブロック図を図9に示す。ホストインタフェース部11には、ホストコンピュータ2がリードまたはライトまたは消去を行うための先頭論理アドレスを書き込むセクタアドレスレジスタ1101、ホストコンピュータ2がリードまたはライトまたは消去を行うためのセクタ数を書き込むセクタ数レジスタ1102、フラッシュメモリカード111の状態をホストコンピュータ2に通知するためのステータスレジスタ1103、ホストコンピュータ2が発行するコマンドを格納するためのコマンドレジスタ1104、ホストコンピュータ2とフラッシュメモリカード111の間でセクタデータの転送に使用するデータレジスタ1105、そしてホストコンピュータ2に対しエラーの種類を知らせるためのエラーレジスタ1106の各レジスタが存在する。ここで、セクタアドレスレジスタ1101やセクタ数レジスタ1102は、ホストコンピュータ2からの論理アドレス以外にも、例えば、ホストコンピュータによるパスワードの設定時やパスワードによる認証を行う際のパスワードの書き込みにも使用可能である。また、それぞれのレジスタ1101-1105は、ホストコンピュータ2からはPCMCIAバス114によって、マイクロプロセッサ16からはマイコンバス114によってアクセスされる。

【0035】図9における各レジスタのアクセスは以下のようにになっている。セクタアドレスレジスタ1101、セクタ数レジスタ1102およびデータレジスタ1105は、ホストコンピュータ2およびマイクロプロセッサ16からのリードおよびライトが可能である。ステータスレジスタ1103およびエラーレジスタ1106は、ホストコンピュータ2からはリードのみ、マイクロプロセッサからはリードおよびライトが可能である。コマンドレジスタ1104は、ホストコンピュータ2からはライトのみ、マイクロプロセッサ16からはリードのみ可能である。

【0036】また、データレジスタ1105は、データ転送制御部12にバス112で接続されており、ホストコンピュータ2とフラッシュメモリカード111の間におけるセクタデータ転送のために使用される。

【0037】次に、図2に示すフラッシュメモリカード111のパワーオン処理について説明する。図10はパワーオン処理の手順を示している。パワーオン処理は、ホストコンピュータ2からの電源供給後に行われ、フラッシュメモリカード111の諸設定を行う。まず、ホストコンピュータ2からの電源供給後に、ステップS301においてフラッシュメモリカード111の初期設定を行う。初期設定S301では、マイクロプロセッサ16内部の各初期設定と、ホストインタフェース部11やデータ転送制御部12やフラッシュインタフェース部15内のレジスタなどの初期設定、さらにフラッシュメモリ17の初期設定を行う。

【0038】次いで、ステップS302において、マイクロプロセッサ16は、カード管理データ領域173のパスワード格納部1731をリードし、パスワード格納部1731にパスワードが格納されているかどうかを確認する。この確認は、図3の説明で示したように、パスワード格納部1731のフラグを確認することで可能である。パスワード格納部1731にパスワードが格納されている場合には、ステップS304において、マイクロプロセッサ16は、内部変数である保護機能解除フラグを0（ゼロ）に設定する。また、ステップS302において、パスワード格納部1731にパスワードが格納されていない場合には、ステップS303において、マイクロプロセッサ16は、内部変数である保護機能解除フラグを1に設定する。ステップS303またはS304に続いて、ステップS305において、フラッシュメモリカード111は他のパワーオン処理を行う。他のパワーオン処理S305では、例えば、マイクロプロセッサ16がステータスレジスタ1103をレディ状態に設定し、ホストコンピュータ2からのコマンドを受け付ける準備ができたことを知らせる。

【0039】ここで、図10において、初期設定S301および他のパワーオン処理S305は、従来の外部記憶装置と同様の処理であるので、ここでは詳細を省略す

る。

【0040】次に、図2に示すフラッシュメモリカード111のコマンド処理について説明する。図4から図8はコマンド処理の手順を示している。図4では、ホストコンピュータ2がユーザデータ領域171の保護領域1712をアクセスできるようにするために、パスワードによる認証を行う保護機能解除コマンドの手順を示している。図5では、ユーザデータ領域171の通常領域1711に格納されているセクタデータをリードするための通常リードコマンド、および、ユーザデータ領域171の保護領域1712に格納されているセクタデータをリードするための保護リードコマンドの手順を示している。図6では、ユーザデータ領域171の通常領域1711にセクタデータをライトするための通常ライトコマンド、および、ユーザデータ領域171の保護領域1712にセクタデータをライトするための保護ライトコマンドの手順を示している。図7では、ユーザデータ領域171の通常領域1711のセクタデータ格納するブロックを消去するための通常消去コマンド、および、ユーザデータ領域171の保護領域1712のセクタデータ格納するブロックを消去するための保護消去コマンドの手順を示している。図8では、ホストコンピュータ2がカード管理データ領域173のパスワード格納部1731および保護領域先頭アドレス格納部1732の設定を行うための保護機能設定コマンドの手順を示している。

【0041】まず、図4から順に説明を行う。ステップS101において、マイクロプロセッサ16はホストコンピュータ2がコマンドを発行するのを待っている。ホストコンピュータ2がPCMCIAバス1を介してコマンドレジスタ1104にコマンドをライトすることにより、コマンドレジスタ1104はマイクロプロセッサバス114を介してマイクロプロセッサ16に通知する。

【0042】次いで、マイクロプロセッサ16は、ホストコンピュータ2によるコマンド発行の通知を受けると、ホストコンピュータ2が発行したコマンドの解析を行う。マイクロプロセッサ16は、コマンドレジスタ1104をマイクロプロセッサバス114を介してリードすることにより、ホストコンピュータ2が発行したコマンドを知ることができる。

【0043】ステップS102において、ホストコンピュータ2がライトしたコマンドが保護機能解除コマンドであることをマイクロプロセッサ16が検出すると、ステップS103の処理を行う。保護機能解除コマンドでない場合には、図5に示すステップS110の処理に進む。ここで、ホストコンピュータ2は、保護機能解除コマンドを発行する前に、セクタアドレスレジスタ1101にパスワードをライトする。

【0044】ステップS103では、マイクロプロセッサ2は、カード管理データ領域173のパスワード格納部1731に格納されているパスワードを読み出し、パ

スワード格納部1731にパスワードが格納されているかどうかを確認する。パスワード格納部1731にパスワードが格納されている（パスワード設定あり）場合にはステップS104に進み、パスワード格納部1731にパスワードが格納されていない（パスワード設定なし）場合にはステップS106に進む。

【0045】ステップS104では、マイクロプロセッサ16は、セクタアドレスレジスタ1101に格納されているホストコンピュータ2がライトしたパスワードと、カード管理データ領域173のパスワード格納部1731に格納されているパスワードを比較する。比較結果が一致していれば、ステップS105に進み、比較結果が不一致ならば、ステップS107に進む。

【0046】ステップS105では、マイクロプロセッサ16が内部変数である保護機能解除フラグを1に設定する。保護機能解除フラグが1のとき、保護機能が解除されていることを示している。ステップS105の後には、フラッシュメモリカード1はステップS101においてホストコンピュータ2からのコマンドを待つ。

【0047】ステップS106では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106にパスワード格納部1731にパスワードが格納されていないことを設定する。

【0048】ステップS107では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2がライトしたパスワードが不一致であったことを設定する。

【0049】ステップS106およびステップS107の後には、フラッシュメモリカード111はステップS101においてホストコンピュータ2からのコマンドを待つ。

【0050】次に、図5に示す通常リードコマンドおよび保護リードコマンドについて説明する。ステップS110では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが通常リードコマンドであるかどうかを確認している。ホストコンピュータ2が発行したコマンドが通常リードコマンドならばステップS111に進み、ホストコンピュータ2が発行したコマンドが通常リードコマンドでないならばステップS114に進む。

【0051】ステップS111では、通常リードコマンドによって、ホストコンピュータ2がリードするセクタデータが保護領域1712に格納されているかどうかを確認している。ここで、ホストコンピュータ2は、通常

リードコマンドを発行する前に、セクタアドレスレジスタ1101にリードするセクタデータの論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が通常リードコマンドでリードするセクタデータが保護領域1712に格納されているかどうかを判断できる。

【0052】ステップS111において、ホストコンピュータ2がリードするセクタデータが保護領域1712に格納されている場合には、ステップS112に進み、ホストコンピュータ2にエラーを応答する。ステップS112では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が通常リードコマンドで保護領域1712のセクタデータをリードしようとしたことを設定する。

【0053】ステップS111において、ホストコンピュータ2がリードするセクタデータが保護領域1712に格納されていない場合には、ステップS113に進み、ユーザデータリード処理を行う。ユーザデータリード処理S113では、データ転送制御部12が、フラッシュメモリ17に格納されているセクタデータをフラッシュインタフェース部15を介して、データバッファ13に一時格納した後に、ホストインタフェース部11のデータレジスタ1105を介して、ホストコンピュータ2がリードする。

【0054】次いで、保護リードコマンドについて説明する。まず、ステップS114において、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが保護リードコマンドであるかどうかを確認する。ホストコンピュータ2が発行したコマンドが保護リードコマンドである場合には、ステップS115に進む。ホストコンピュータ2が発行したコマンドが保護リードコマンドでない場合には、図6のステップS120に進む。

【0055】ステップS115では、保護リードコマンドによって、ホストコンピュータ2がリードするセクタデータが保護領域1712に格納されているかどうかを確認している。ここで、ホストコンピュータ2は、保護リードコマンドを発行する前に、セクタアドレスレジスタ1101にリードするセクタデータの論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が保護リードコマンドでリードするセクタデータが保護領域1712に格納されているかどうかを判断できる。

【0056】ステップS115において、ホストコンピュータ2がリードするセクタデータが保護領域1712

に格納されていない場合には、ステップS113に進む。ステップS113については、既に説明しているので、ここでは説明を行わない。

【0057】ステップS115において、ホストコンピュータ2がリードするセクタデータが保護領域1712に格納されている場合には、ステップS116に進み、マイクロプロセッサ16の内部変数である保護機能解除フラグを確認する。

【0058】ステップS116において、保護機能解除フラグが1である場合、つまり、保護機能が解除されている場合（図10のパワーオン処理においてパスワード格納部1731にパスワードが格納されていない場合、または、図4の保護機能解除コマンドでホストコンピュータ2が保護機能を解除した場合）には、ステップS113に進む。ステップS113については、既に説明しているので、ここでは説明を行わない。

【0059】ステップS116において、保護機能解除フラグが1でない場合、つまり0（ゼロ）で保護機能が解除されていない場合には、ステップS117に進み、ホストコンピュータ2にエラーを応答する。ステップS117では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が保護機能を解除せずに、保護リードコマンドで保護領域1712のセクタデータをリードしようとしたことを設定する。

【0060】ステップS112、ステップS113そしてステップS117の次は、フラッシュメモリカード111はステップS101においてホストコンピュータ2からのコマンドを待つ。

【0061】次に、図6に示す通常ライトコマンドおよび保護ライトコマンドについて説明する。ステップS120では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが通常ライトコマンドであるかどうかを確認している。ホストコンピュータ2が発行したコマンドが通常ライトコマンドならばステップS121に進み、ホストコンピュータ2が発行したコマンドが通常ライトコマンドでないならばステップS124に進む。

【0062】ステップS121では、通常ライトコマンドによって、ホストコンピュータ2が保護領域1712にセクタデータをライトするかどうかを確認している。ここで、ホストコンピュータ2は、通常ライトコマンドを発行する前に、セクタアドレスレジスタ1101にライトするセクタデータの論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が通常ライトコマンドでライトするセクタ

データが保護領域1712に格納されているかどうかを判断できる。

【0063】ステップS121において、ホストコンピュータ2がライトするセクタデータが保護領域1712である場合には、ステップS122に進み、ホストコンピュータ2にエラーを応答する。ステップS122では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が通常ライトコマンドで保護領域1712にセクタデータをライトしようとしたことを設定する。

【0064】ステップS121において、ホストコンピュータ2がライトするセクタデータが保護領域1712でない場合には、ステップS123に進み、ユーザデータライト処理を行う。ユーザデータライト処理S123では、データ転送制御部12が、ホストコンピュータ2がデータレジスタ1105を介してライトしたセクタデータをデータバッファ13に一時格納した後に、フラッシュインタフェース部15を介して、フラッシュメモリ17にライトする。

【0065】次いで、保護ライトコマンドについて説明する。まず、ステップS124において、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが保護ライトコマンドであるかどうかを確認する。ホストコンピュータ2が発行したコマンドが保護ライトコマンドである場合には、ステップS115に進む。ホストコンピュータ2が発行したコマンドが保護ライトコマンドでない場合には、図7のステップS130に進む。

【0066】ステップS125では、保護ライトコマンドによって、ホストコンピュータ2がライトするセクタデータが保護領域1712であるかどうかを確認している。ここで、ホストコンピュータ2は、保護ライトコマンドを発行する前に、セクタアドレスレジスタ1101にライトするセクタデータの論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が保護ライトコマンドでライトするセクタデータが保護領域1712に格納されているかどうかを判断できる。

【0067】ステップS125において、ホストコンピュータ2がライトするセクタデータが保護領域1712でない場合には、ステップS123に進む。ステップS123については、既に説明しているので、ここでは説明を行わない。

【0068】ステップS125において、ホストコンピュータ2がライトするセクタデータが保護領域1712である場合には、ステップS126に進み、マイクロプロセッサ16の内部変数である保護機能解除フラグを確

認する。

【0069】ステップS126において、保護機能解除フラグが1である場合、つまり、保護機能が解除されている場合（図10のパワーオン処理においてパスワード格納部1731にパスワードが格納されていない場合、または、図4の保護機能解除コマンドでホストコンピュータ2が保護機能を解除した場合）には、ステップS123に進む。ステップS123については、既に説明しているので、ここでは説明を行わない。

10 【0070】ステップS126において、保護機能解除フラグが1でない場合、つまり0（ゼロ）で保護機能が解除されていない場合には、ステップS127に進み、ホストコンピュータ2にエラーを応答する。ステップS127では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が保護機能を解除せずに、保護ラ

20 イットコマンドで保護領域1712にセクタデータをライトしようとしたことを設定する。

【0071】ステップS122、ステップS123そしてステップS127の次は、フラッシュメモリカード111はステップS101においてホストコンピュータ2からのコマンドを待つ。

【0072】次に、図7に示す通常消去コマンドおよび保護消去コマンドについて説明する。ステップS130では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが通常消去コマンドであるかどうかを確認している。ホストコンピュータ2が発行したコマンドが通常消去コマンドならばステップS131に進み、ホストコンピュータ2が発行したコマンドが通常消去コマンドでないならばステップS134に進む。

【0073】ステップS131では、通常消去コマンドによって、ホストコンピュータ2が保護領域1712のセクタデータを格納するブロックを消去するかどうかを確認している。ここで、ホストコンピュータ2は、通常消去コマンドを発行する前に、セクタアドレスレジスタ1101に消去する論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が通常消去コマンドで保護領域1712のブロックを消去しようとしているかどうかを判断できる。

【0074】ステップS131において、ホストコンピュータ2が消去する領域が保護領域1712である場合には、ステップS132に進み、ホストコンピュータ2にエラーを応答する。ステップS132では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時

にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が通常消去コマンドで保護領域1712の領域を消去しようとしていることを設定する。

【0075】ステップS131において、ホストコンピュータ2が消去する領域が保護領域1712でない場合には、ステップS133に進み、ユーザデータ消去処理を行う。ユーザデータ消去処理S123では、マイクロプロセッサ16の制御により、フラッシュインタフェース部15を介して、フラッシュメモリ17に対して消去する論理アドレスとフラッシュメモリ17の消去コマンドを発行し、消去を実行する。

【0076】次いで、保護消去コマンドについて説明する。まず、ステップS134において、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが保護消去コマンドであるかどうかを確認する。ホストコンピュータ2が発行したコマンドが保護消去コマンドである場合には、ステップS115に進む。ホストコンピュータ2が発行したコマンドが保護消去コマンドでない場合には、図8のステップS140に進む。

【0077】ステップS135では、保護消去コマンドによって、ホストコンピュータ2が消去する領域が保護領域1712であるかどうかを確認している。ここで、ホストコンピュータ2は、保護消去コマンドを発行する前に、セクタアドレスレジスタ1101に消去する論理アドレスを設定する。マイクロプロセッサ16は、保護領域先頭アドレス1732とセクタアドレスレジスタ1101を比較し、ホストコンピュータ2が保護ライトコマンドでライトするセクタデータが保護領域1712に格納されているかどうかを判断できる。

【0078】ステップS135において、ホストコンピュータ2が消去する領域が保護領域1712でない場合には、ステップS133に進む。ステップS133については、既に説明しているため、ここでは説明を行わない。ステップS135において、ホストコンピュータ2が消去する領域が保護領域1712である場合には、ステップS136に進み、マイクロプロセッサ16の内部変数である保護機能解除フラグを確認する。

【0079】ステップS136において、保護機能解除フラグが1である場合、つまり、保護機能が解除されている場合（図10のパワーオン処理においてパスワード格納部1731にパスワードが格納されていない場合、または、図4の保護機能解除コマンドでホストコンピュータ2が保護機能を解除した場合）には、ステップS133に進む。ステップS133については、既に説明しているため、ここでは説明を行わない。

【0080】ステップS136において、保護機能解除フラグが1でない場合、つまり0（ゼロ）で保護機能が解除されていない場合には、ステップS137に進み、ホストコンピュータ2にエラーを応答する。ステップS

137では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が保護機能を解除せずに、保護消去コマンドで保護領域1712の領域を消去しようとしたことを設定する。

【0081】ステップS132、ステップS133そしてステップS137の次は、フラッシュメモリカード111はステップS101においてホストコンピュータ2からのコマンドを待つ。

【0082】次に、図8に示す保護機能設定コマンドについて説明する。ステップS140では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドが保護機能設定コマンドであるかどうかを確認している。ホストコンピュータ2が発行したコマンドが保護機能設定コマンドならばステップS141に進み、ホストコンピュータ2が発行したコマンドが保護機能設定コマンドでないならばステップS147に進む。

【0083】ステップS141では、マイクロプロセッサ16の内部変数である保護機能解除フラグを確認する。保護機能解除フラグが1である場合、つまり、保護機能が解除されている場合（図10のパワーオン処理においてパスワード格納部1731にパスワードが格納されていない場合、または、図4の保護機能解除コマンドでホストコンピュータ2が保護機能を解除した場合）には、ステップS144に進む。また、保護機能解除フラグが1でない場合、つまり0（ゼロ）で保護機能が解除されていない場合には、ステップS143に進み、ホストコンピュータ2にエラーを応答する。ステップS143では、マイクロプロセッサ16は、ホストコンピュータ2が発行したコマンドに対してエラーとなったことを応答するために、ステータスレジスタ1103にエラーを設定する。同時にエラーとなった要因として、マイクロプロセッサ16は、エラーレジスタ1106に、ホストコンピュータ2が保護機能を解除せずに、保護機能設定コマンドを発行したことを設定する。

【0084】ここで、ホストコンピュータ2は、保護機能設定コマンドを発行する前に、セクタアドレスレジスタ1101に保護機能設定コマンドでの設定項目（保護領域またはパスワード）を設定する。また、保護領域を設定する場合には、ホストコンピュータ2はセクタ数レジスタ1102に保護領域の先頭アドレスを設定し、パスワードを設定する場合には、ホストコンピュータ2はセクタ数レジスタ1102に新たなパスワードを設定する。

【0085】ステップS144では、マイクロプロセッサ16はセクタアドレスレジスタ1101をリードし、ホストコンピュータ2が保護機能設定コマンドで設定す

る項目を確認する。マイクロプロセッサ16は、セクタアドレスレジスタ1101に保護領域の変更が設定されていればステップS145を、セクタアドレスレジスタ1101にパスワードの変更が設定されていればステップS146を実行する。

【0086】ステップS145では、マイクロプロセッサ16は、セクタ数レジスタ1102の保護領域の情報を、カード管理データ領域173の保護領域先頭アドレス格納部1732に格納する。

【0087】ステップS146では、マイクロプロセッサ16は、セクタ数レジスタ1102のパスワードを、カード管理データ領域173のパスワード格納部1731に格納する。

【0088】また、図8におけるステップS147の他のコマンド処理は、図4から図8で説明したコマンド以外のコマンドを処理するルーチンである。ここでは説明しないが、他のコマンド処理でも保護機能解除フラグを使用することで、ホストコンピュータ2からのコマンドに対してさまざまな保護が可能である。

【0089】以上説明したように、本実施例によれば、ホストコンピュータ2がユーザデータを格納する通常領域と保護領域をリード、ライトそして消去する場合には別々のコマンドで処理できる。また、パスワードによる認証で保護領域のリード、ライトそして消去を制限できる。さらに、ホストコンピュータ2による保護領域の先頭アドレスを変更可能である。

【0090】次に、本発明における他の実施例を図11および図12に示す。図11は、図2に示すフラッシュメモリカード111のパワーオン処理における図10の他の実施例である。図12は、図2に示すフラッシュメモリカード111の保護機能設定コマンドにおける図8の他の実施例である。

【0091】図10と図11の相違は、図10ではパスワード格納部1731にパスワードが格納されているかどうか（ステップ302）によって、保護機能解除フラグの初期設定を切り替えているが、図11では、保護機能解除フラグは、パスワード格納部1731の内容に拘らず、常に0（ゼロ）を初期値として設定（ステップS304）している点である。

【0092】図8と図12の相違は、図12に、パスワード格納部1731にパスワードが格納されているかどうかの確認（ステップS141）があることである。

【0093】図11において、保護機能解除フラグの初期値を0（ゼロ）にすることにより、パスワードが設定されていない場合に、ホストコンピュータ2が保護リードコマンドや保護ライトコマンドや保護消去コマンドで保護領域1712をアクセスするためには、必ず保護機能設定コマンドでパスワードの設定を行い、また、保護機能解除コマンドで保護機能を解除しなければならない。これにより、高信頼性の外部記憶装置を提供でき

る。

【0094】本発明における他の実施例を図13に示す。図13は、図2に示すフラッシュメモリカード111のパワーオン処理における図10の他の実施例である。

【0095】図10と図13との相違は、図10ではパスワード格納部1731にパスワードが格納されているかどうか（ステップS302）で保護機能解除フラグの初期設定を行っているが、図13ではパスワード格納部1731にパスワードが格納されているかどうか（ステップS302）の後、パスワードが設定されている場合には、ホストコンピュータ2の認証を行うステップS310で行う。これにより、高信頼性の外部記憶装置を提供できる。

【0096】本発明における他の実施例を図14に示す。図14は、図2に示すフラッシュメモリカード111の保護リードコマンドにおける図5の他の実施例である。

【0097】図5と図14の相違は、図5ではステップ115において、ホストコンピュータ2は保護リードコマンドで保護領域1712以外の通常領域1711に対するセクタデータのリードが可能であるのに対し、図14では、ステップS118において、ホストコンピュータ2の保護リードコマンドにおいて、保護領域1712以外の領域をリードする場合には、ホストコンピュータ2に対してエラーを応答している（ステップS119）点である。これにより、フラッシュメモリカード111は、ホストコンピュータ2に対して、ユーザデータ領域171の通常領域1711と保護領域1712をそれぞれ異なるコマンドでリードさせることができる。

【0098】

【発明の効果】本発明によれば、コマンドやパスワードなどの認証手段を用いることによって、ホストコンピュータによるユーザデータ領域内のアクセス制限を行うことができ、ユーザデータ領域の信頼性を向上し、データ保護が可能な外部記憶装置を提供できる。

【0099】さらに、ホストコンピュータによるユーザデータ領域内のアクセスを制限する領域を動的に変更することができ、ホストコンピュータに対する外部記憶装置の使い勝手の向上が可能である。

【図面の簡単な説明】

【図1】本発明の外部記憶装置を適応するシステム概要の一例である。

【図2】本発明の外部記憶装置の一実施例であるフラッシュメモリカードのブロック図である。

【図3】フラッシュメモリカード111に搭載されているフラッシュメモリ17の構成である。

【図4】フラッシュメモリカード111における保護機能解除コマンド処理手順の一実施例である。

【図5】フラッシュメモリカード111におけるセクタ

19

データをリードするコマンド処理手順の一実施例である。

【図6】フラッシュメモリカード111におけるセクタデータをライトするコマンド処理手順の一実施例である。

【図7】フラッシュメモリカード111におけるセクタデータを消去するコマンド処理手順の一実施例である。

【図8】フラッシュメモリカード111における保護機能設定コマンド処理手順の一実施例である。

【図9】フラッシュメモリカード111におけるホストインタフェース部11のブロック図である。

【図10】フラッシュメモリカード111におけるパワーオン処理手順の一実施例である。

【図11】フラッシュメモリカード111におけるパワーオン処理手順の他の実施例である。

【図12】フラッシュメモリカード111における保護機能設定コマンド処理手順の他の実施例である。

20

【図13】フラッシュメモリカード111におけるパワーオン処理手順の他の実施例である。

【図14】フラッシュメモリカード111におけるセクタデータをリードするコマンド処理手順の他の実施例である。

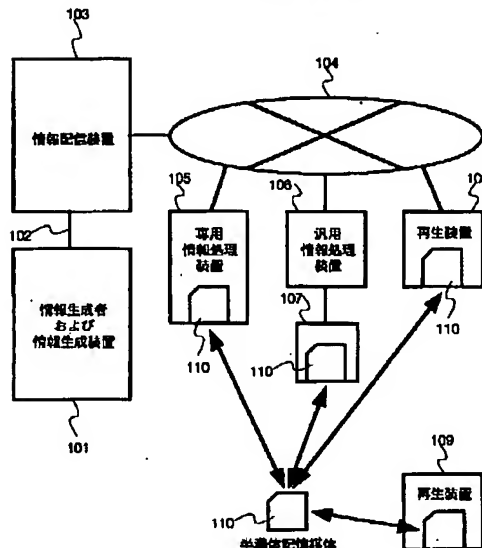
【符号の説明】

101…情報生成者および情報生成装置、
102…転送手段、103…情報配信装置、104…通信回線、105…専用端末、106…汎用情報処理装置、107…半導体記憶媒体アクセス手段、108…情報再生装置、109…情報再生装置、110…半導体記憶媒体、111…フラッシュメモリカード、11…ホストインタフェース部、12…データ転送制御部、13…データバッファ、15…フラッシュインタフェース部、16…マイクロプロセッサ、17…フラッシュメモリ。

【図1】

図1

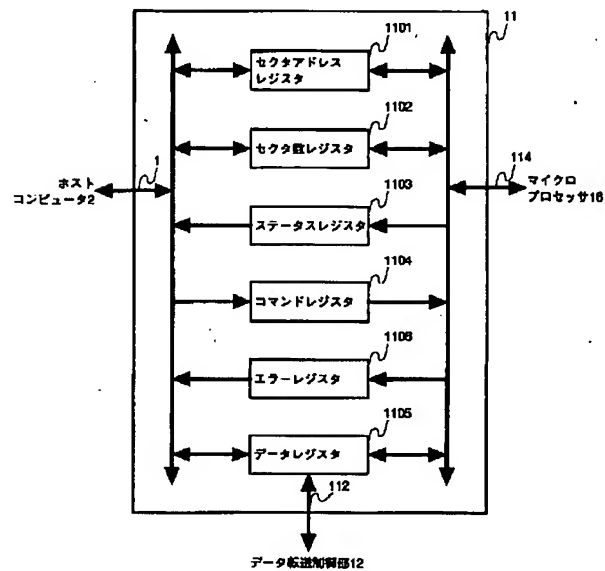
システム概要図



【図9】

図9

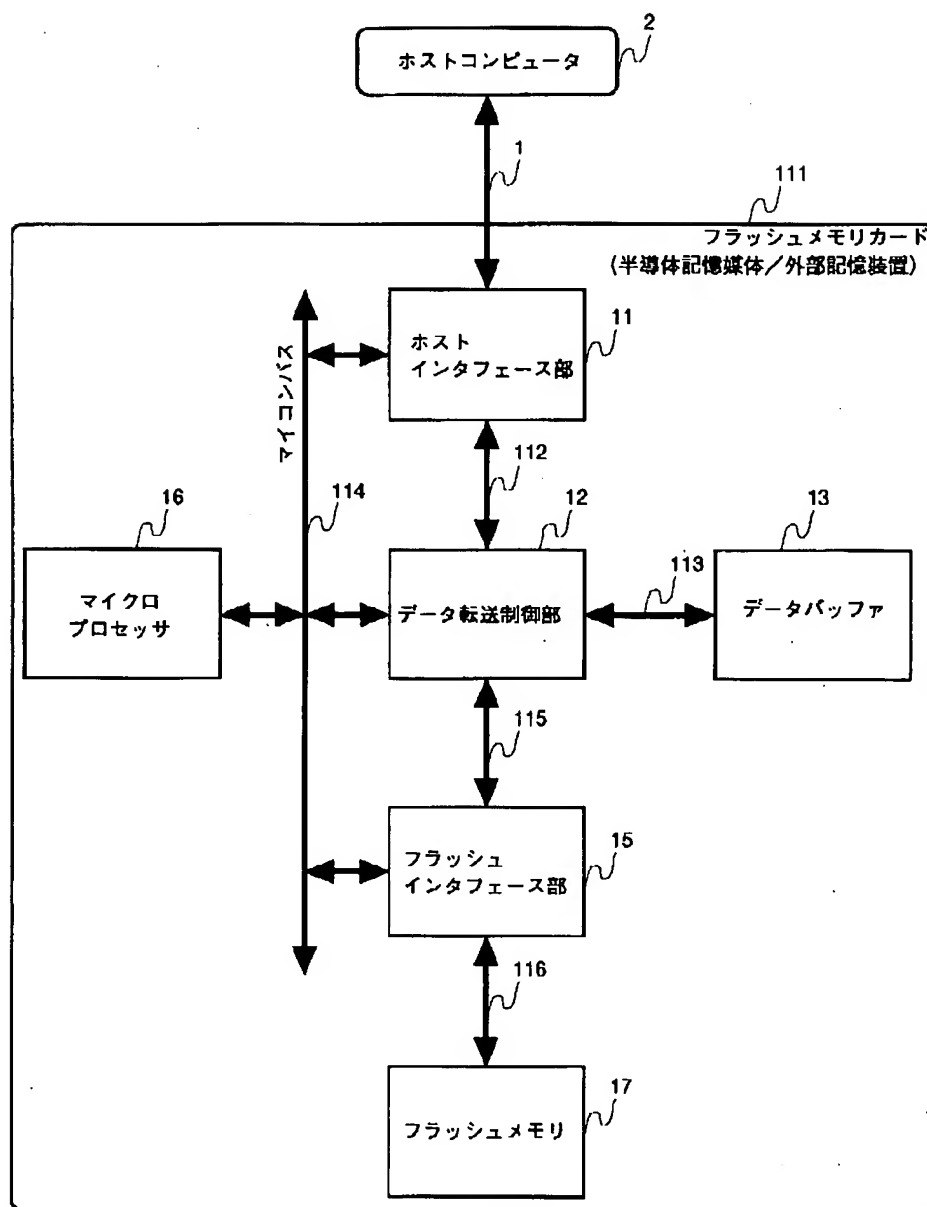
ホストインタフェース部



【図2】

図2

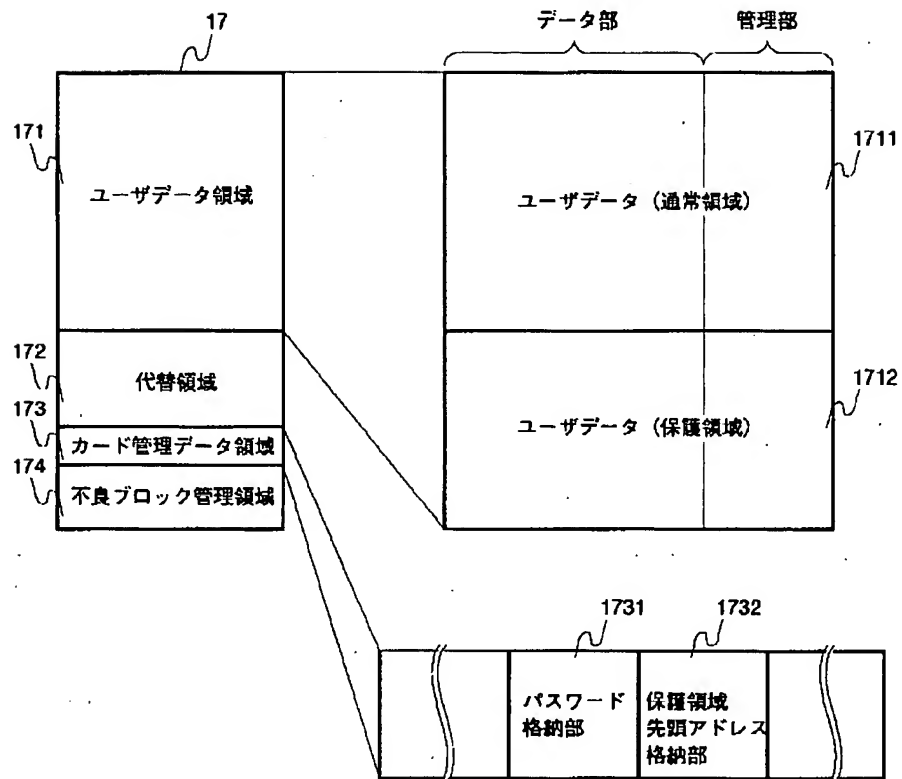
フラッシュメモリカード



【図3】

図3

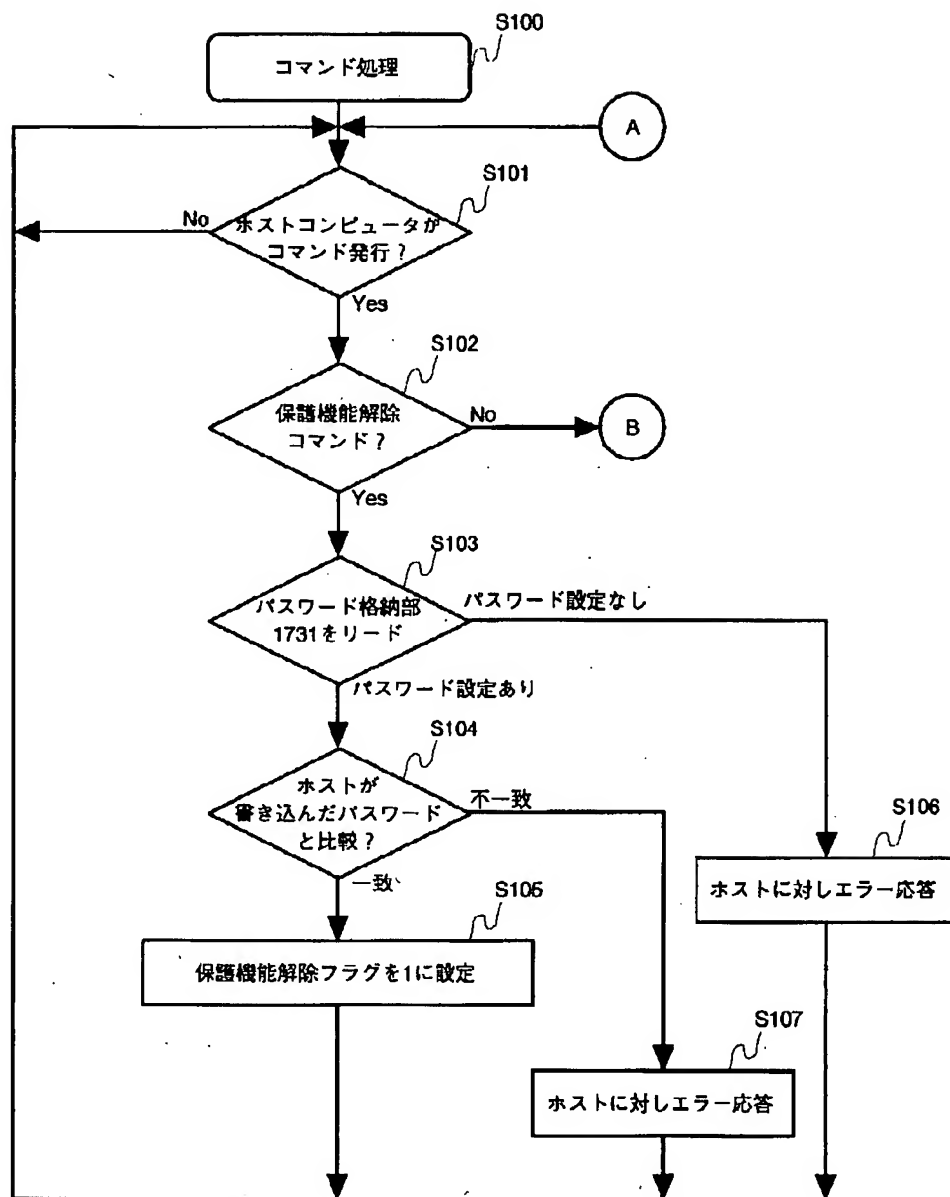
フラッシュメモリ内の構成



【図4】

図4

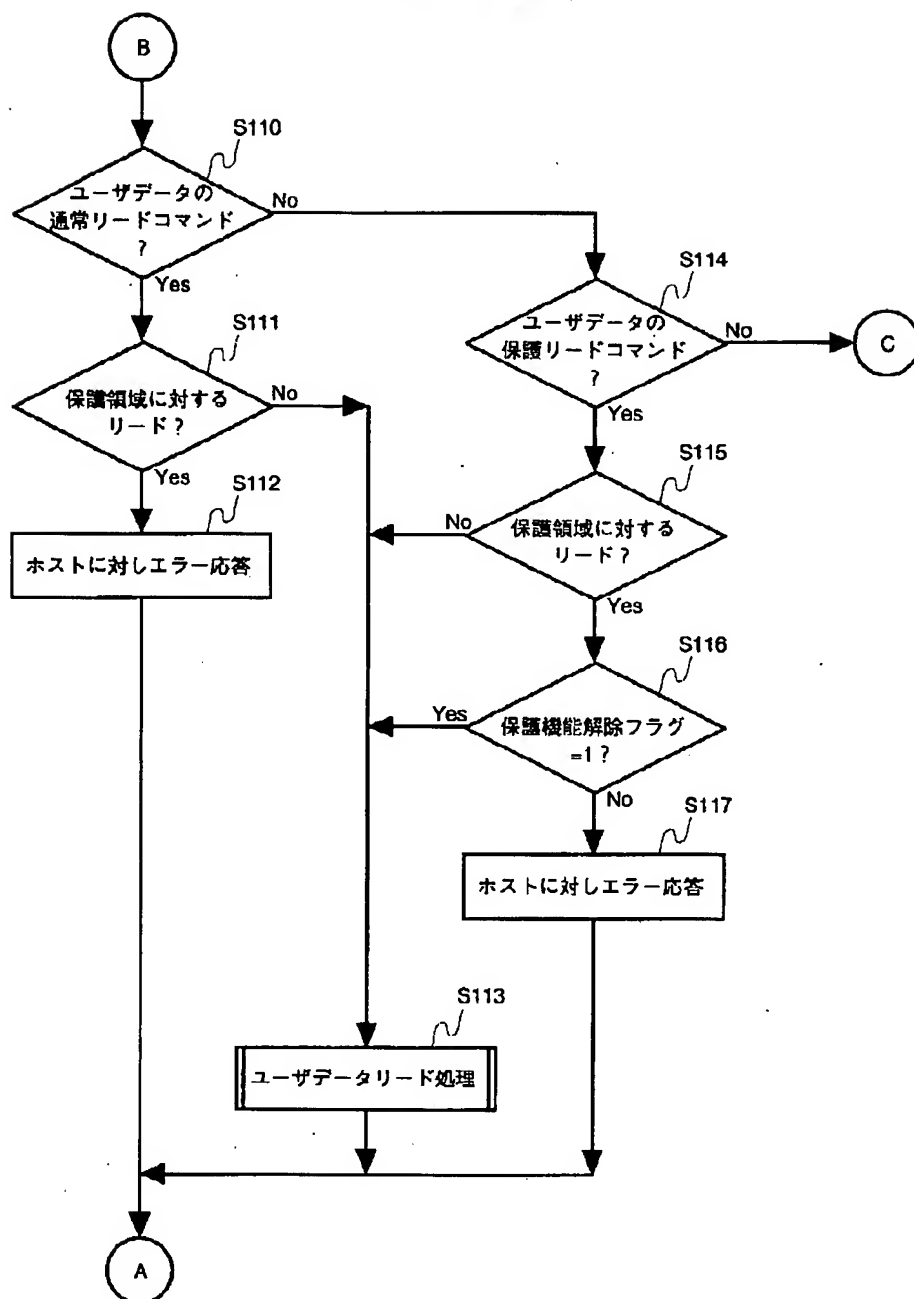
コマンド処理



【図5】

図5

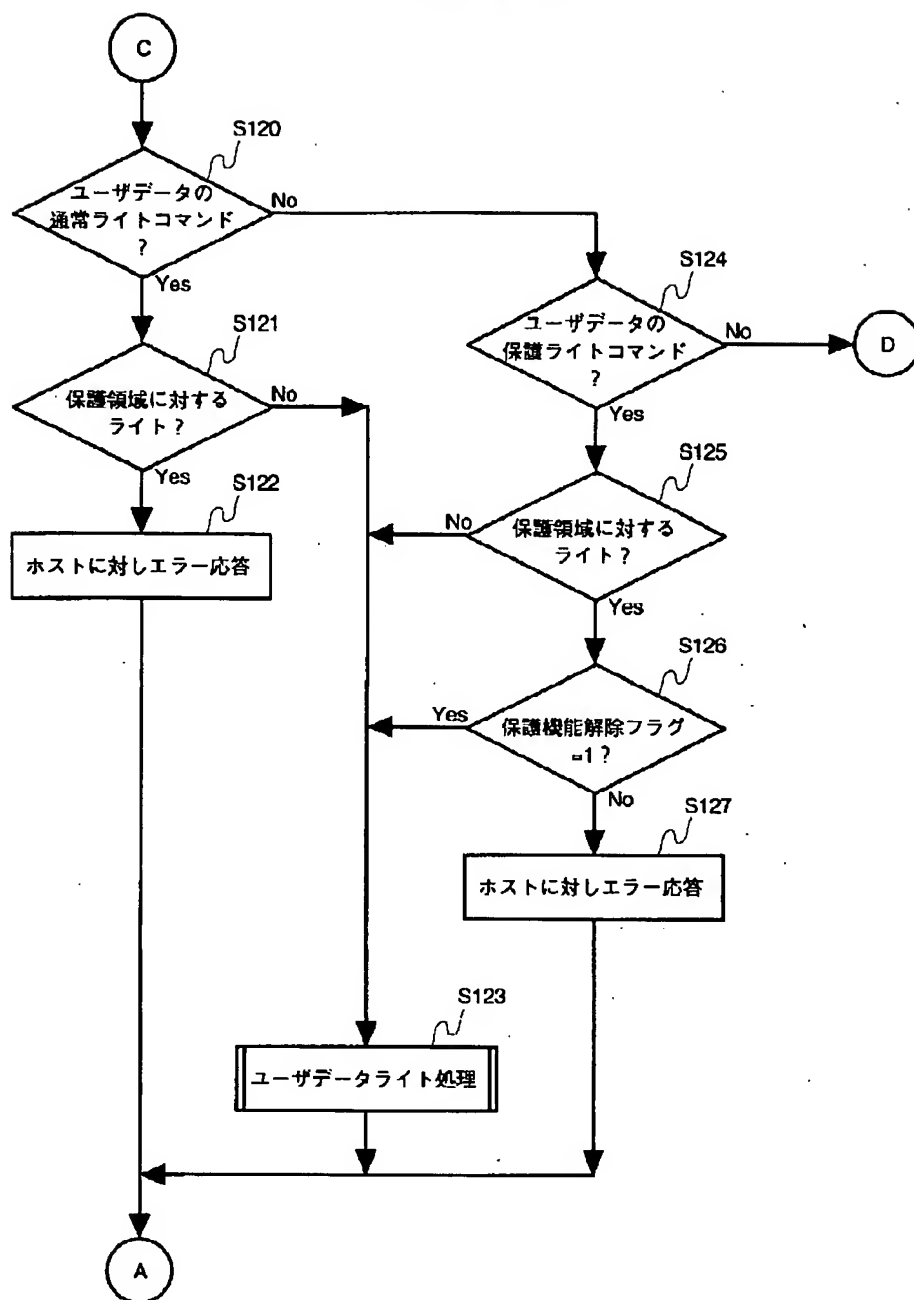
コマンド処理（続き）



【図6】

図6

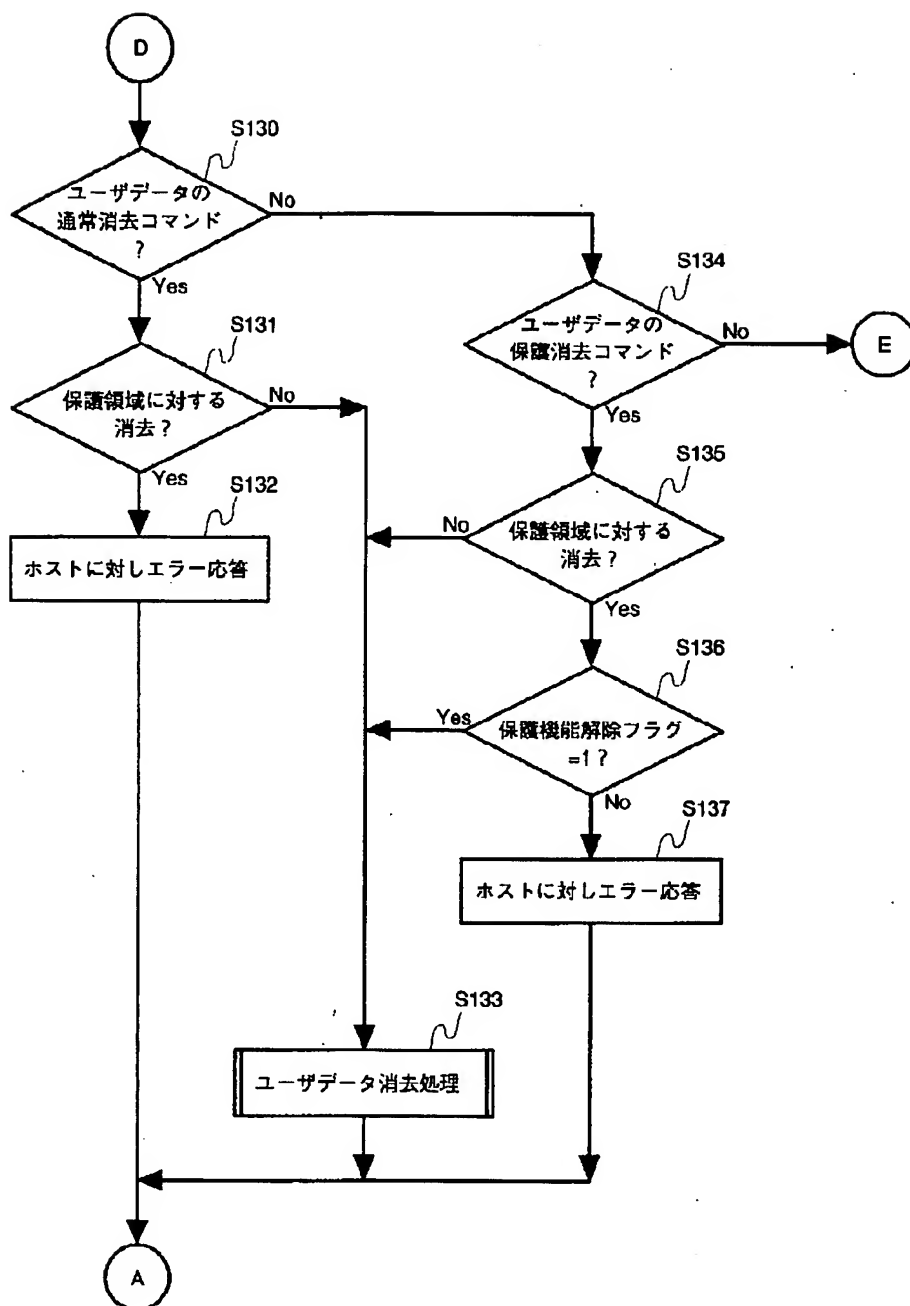
コマンド処理 (続き)



【図7】

図7

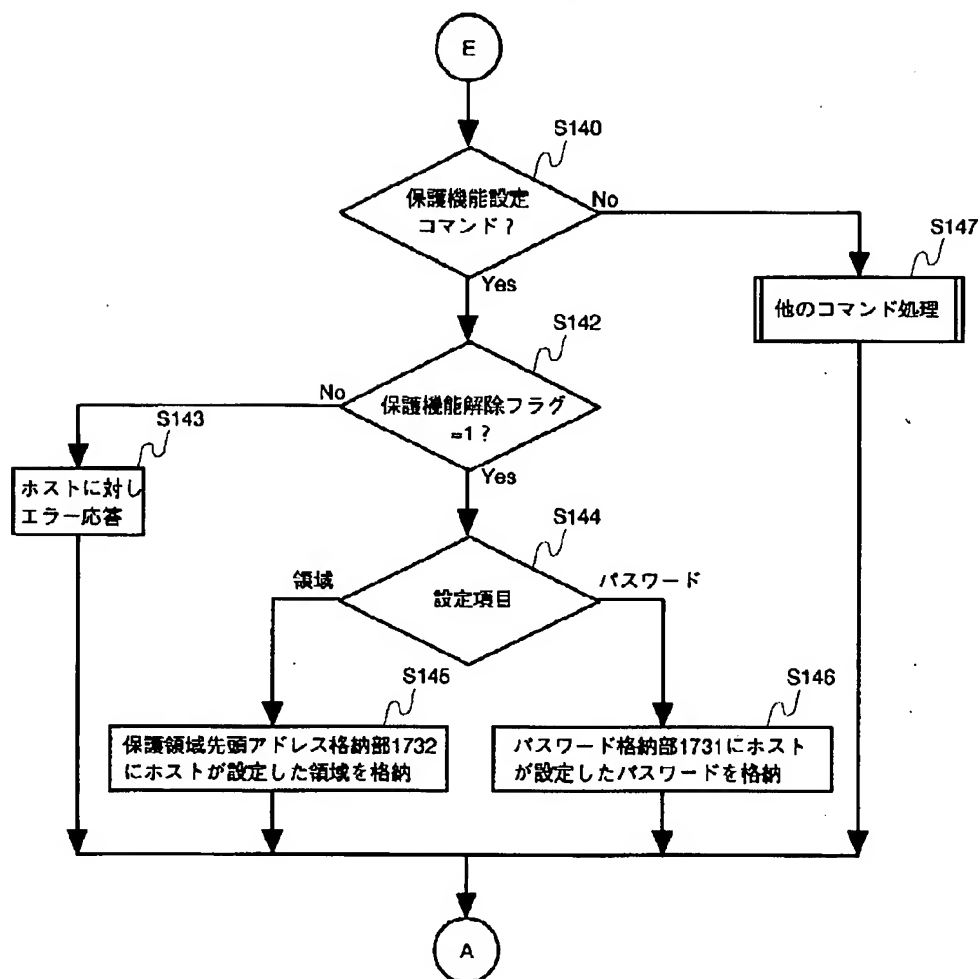
コマンド処理（続き）



【図8】

図8

コマンド処理（続き）



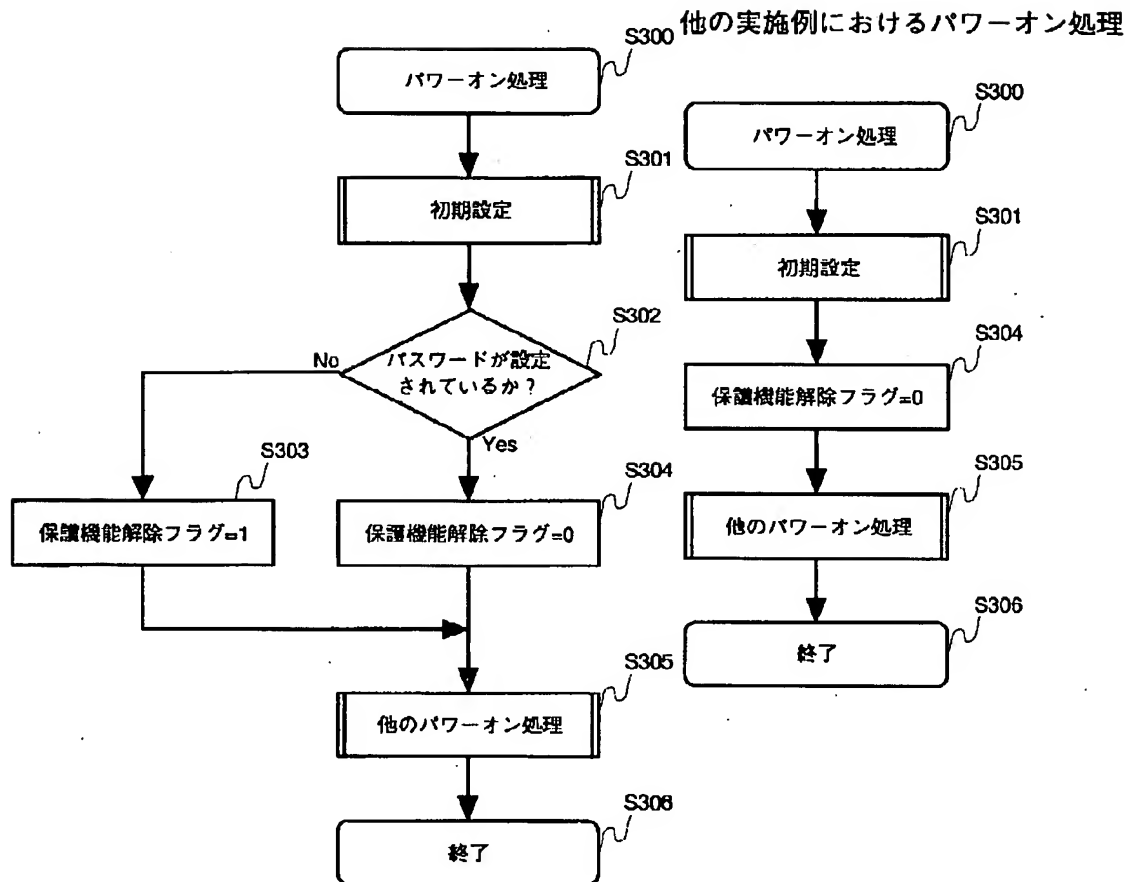
【図10】

【図11】

図10

図11

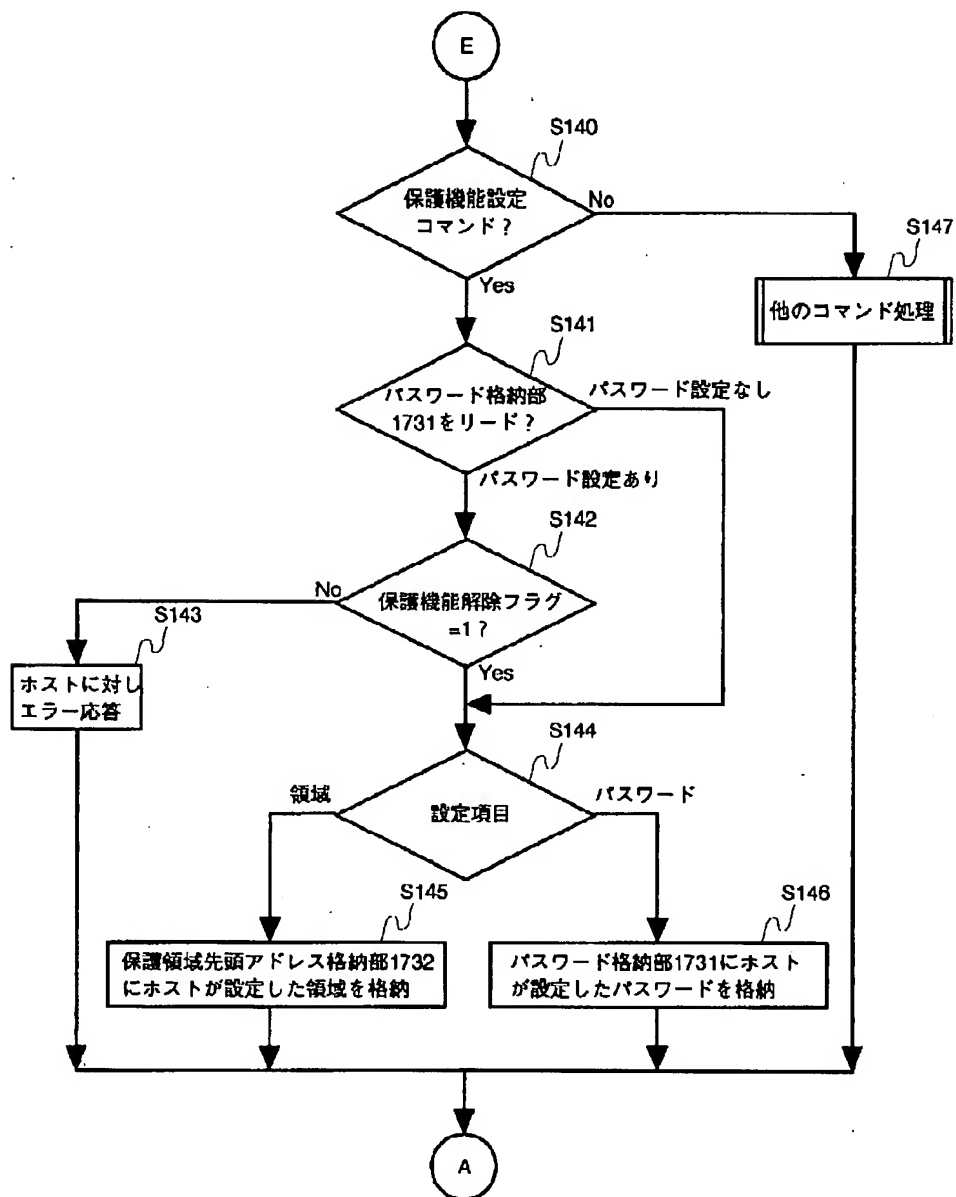
パワーオン処理



【図12】

図12

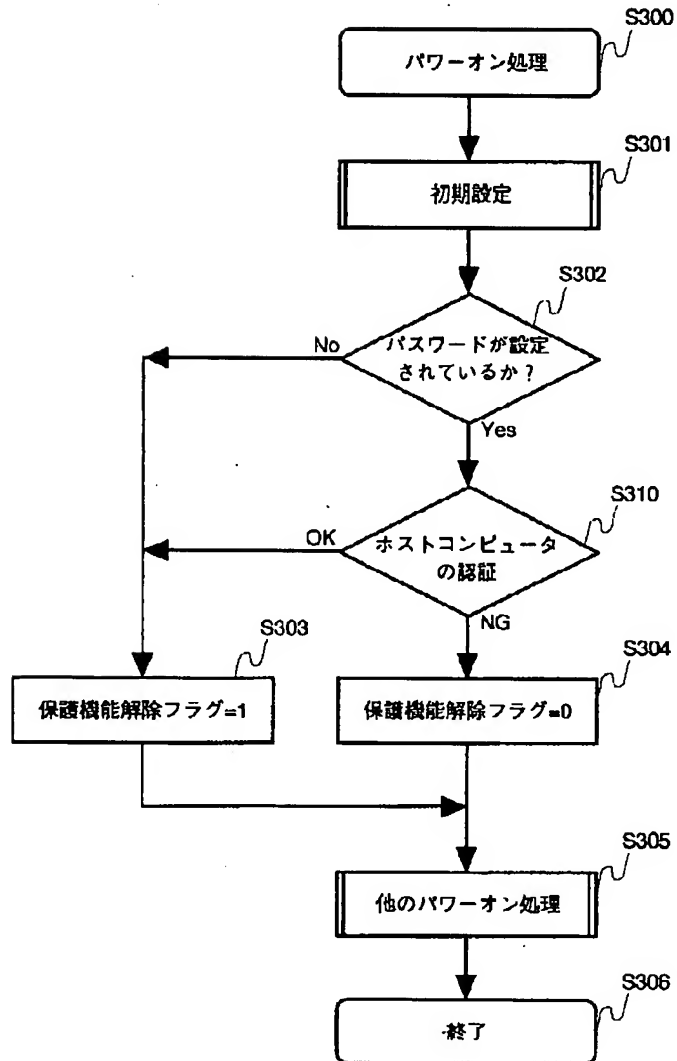
他の実施例における保護機能設定コマンド処理



【図13】

図13

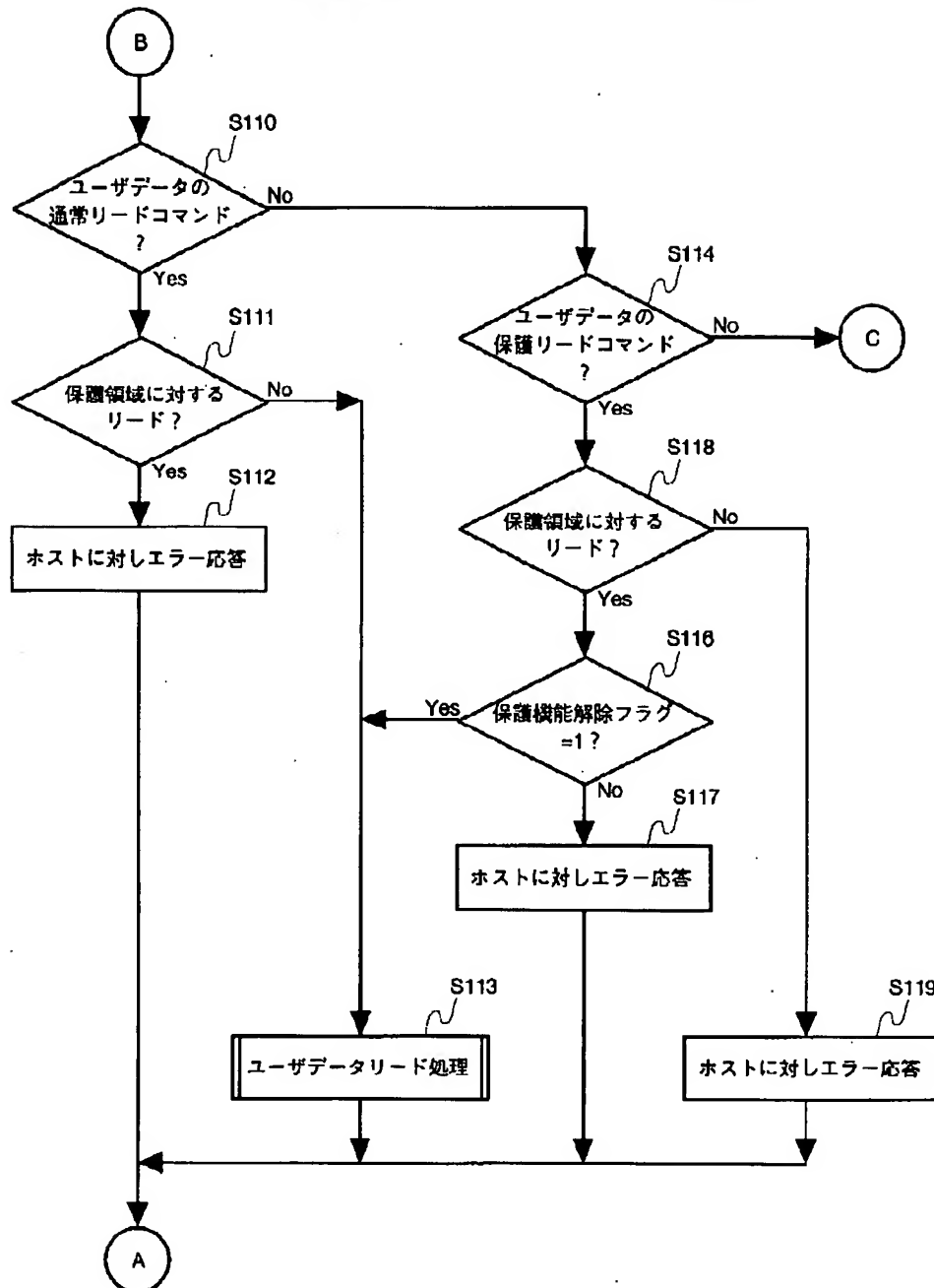
他の実施例におけるパワーオン処理



【図14】

図14

他の実施例におけるリードコマンド処理



フロントページの続き

(51) Int. Cl.⁷
// G 0 6 F 12/00識別記号
5 4 2F I
G 1 1 C 17/00

ターム(参考)

6 0 1 E
6 3 9 Z(72)発明者 大和田 徹
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内(72)発明者 澤村 伸一
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内(72)発明者 朝日 猛
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内(72)発明者 水島 永雅
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内(72)発明者 戸塚 隆
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内(72)発明者 赤尾 泰
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内Fターム(参考) 5B017 AA01 BA05 BB05 CA12 CA14
CA16

5B025 AD14 AE10

5B035 AA14 BB09 CA39

5B058 CA40 KA33

5B082 DA01 DE02 EA12